PATENT ABSTRACTS OF JAPAN

(11)Publication number:

2003-218147

(43) Date of publication of application: 31.07.2003

(51)Int.Cl.

HO1L 21/56 H01L 23/29 HO1L 23/31 HO1L 25/04 H01L 25/18 HO3H 9/25

(21)Application number: 2002-013888

(71)Applicant: MATSUSHITA ELECTRIC IND CO

LTD

(22) Date of filing:

23.01.2002

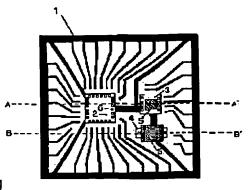
(72)Inventor: YOSHIKAWA YOSHISHIGE

(54) INTEGRATED CIRCUIT

(57) Abstract:

PROBLEM TO BE SOLVED: To bring an integrated circuit to the low cost and miniaturization by containing a semiconductor integrated circuit chip and a piezoelectric material chip in the same package.

SOLUTION: A volume contraction material 5 layer is formed on the surfaces of piezoelectric material chips 3, 4, and a semiconductor integrated circuit chip 2 and the piezoelectric material chips 3, 4 are sealed with a sealing material 7, and thereafter the volume of the volume contraction material 5 is reduced, whereby a space is formed on the surface of the piezoelectric material chip.



- リードフレーム(外部提供性子)

LEGAL STATUS

[Date of request for examination]

14.05.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than

Searching PAJ Page 2 of 2

the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (JP) (12) 公開特許公報 (A)

(11)特許出願公開番号 特開2003-218147 (P2003-218147A)

(43)公開日 平成15年7月31日(2003.7.31)

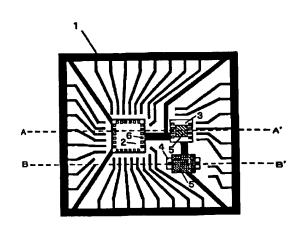
(51) Int.Cl.7		識別記号	F I			テーマコード(参考)
	21/56	8947311479	H01L 2	1/58	т	4M109
11012	23/29 23/31 25/04				_	
				•	A	5F061
			H 0 1 L 23/30 25/04		В	
					Z	
	25/18					
		審査請求	未請求請求項の	数2 O	L (全 6 頁) 最終頁に続く
(21)出願番号		特願2002-13888(P2002-13888)	2002-13888) (71) 出願人 000005821			
			İ	松下電器産	業株式会社	
(22)出廣日		平成14年1月23日(2002.1.23)		大阪府門真	市大字門真100	06番地
		,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,	(72)発明者			
			(1-)50571			06番地 松下電器
				産業株式会		
			(74)代理人			
			(4)10至人	•	(44) -tr+46 /	M O & \
				开理工 名	横文雄(<u> ንጉ 2 ⁄a)</u>
			j			最終頁に続く

(54) 【発明の名称】 集積回路

(57)【要約】

【課題】 半導体集積回路チップと圧電材料チップを同 ーパッケージに内蔵し、低コスト化と小型化を図る。

【解決手段】 圧電材料チップ3、4の表面に体積収縮 材料5の層を形成し、半導体集積回路チップ2および圧 電材料チップ3、4を封止材料7で封止した後に体積収 縮材料4の体積を減少させることにより圧電材料チップ 表面に空間を形成する。



- 1 リードフレーム(外部接続端子)
- 2 半導体集積回路チップ
- 3 SAWフィルタチップ
- 4 水晶振動子チップ
- 5 体積収縮材料
- 6 配線パッド

【特許請求の範囲】

【請求項1】 半導体集積回路チップと、表面に電極を形成した圧電材料チップと、外部接続端子と、体積収縮材料と、封止材料からなり、前記圧電材料チップの表面の一部または全面に前配体積収縮材料の層を形成し、前配半導体集積回路チップおよび前配圧電材料チップの表面に形成された配線パットと前記外部接続端子を電気的に接続し、前配半導体集積回路チップおよび前配圧電材料チップの表面と対象がで対した後に前配体積収縮材料の体積を減少させることにより前配圧電材料チップの表面と前配体積収縮材料の間に真空または気体が封入された空間を形成する集積回路。

【請求項2】 圧電材料チップはSAWフィルタチップ および/または水晶振動子チップであり、前記SAWフィルタチップ表面の櫛形電極が形成された領域および/ または前記水晶振動子チップ表面の振動領域にそれぞれ 体積収縮材料の層を形成した前記請求項1記載の集積回 路。

【発明の詳細な説明】

[0001]

【発明の風する技術分野】本発明は、主として携帯電話、コードレス電話、トランシーパなどの通信機器の主要回路を構成する集積回路に関し、特に半導体集積回路、SAWフィルタおよび水晶振動子などを一つにパッケージングして構成される集積回路に関する。

[0002]

【従来の技術】従来の集積回路について図面を参照 しながら説明する。図 5 は、従来の集積回路の構成図である。

【0003】図5において、101は半導体集積回路、 102はSAWフィルタ、103は水晶振動子、104 はプリント基板である。

【0004】半導体集積回路101は半導体集積回路チップを樹脂から成る封止材料で封止したものである。またSAWフィルタ102および水晶振動子103はそれぞれセラミックから成るパッケージに封入して構成したものである。前記半導体集積回路101、SAWフィルタ102および水晶振動子103は銅箔パターンで配線されたプリント基板104上に実装されることにより無線機の機能を持った集積回路を構成している。

[0005]

【発明が解決しようとする課題】しかしながら、前記徒来の集積回路では前記半導体集積回路101、SAWフィルタ102および水晶振動子103がそれぞれ別々のパッケージに封入された形で構成されており、それらを更にプリント基板などに実装して結線する必要があった。そのため、コストが高くなってしまう問題があった。また、別々のパッケージとなっているため回路全体の小型化を制限する要因となっていた。

【0006】別々のパッケージに封入する必要がある理 由は、各索子の性質に起因している。すなわち、半導体 集積回路101はチップ表面または内部を電気的な信号 が伝搬して動作を行う素子である。一方、SAWフィル タ102および水晶発振子103は機械的に振動する動 作を伴う素子であり、ペースとなる基材は水晶などの圧 電材料である。圧電材料の表面に金属電極を形成して電 気信号を入力し、電気信号を機械振動に変換する。 そし て案子の表面および内部に機械的な振動が生じるため、 素子全体を堅い封止材料で完全に封止すると減衰してし まうなどといった特性劣化を生じるという問題があっ た。そのためSAWフィルタや水晶発振子は、素子をセ ラミック製の箱形パッケージなどに入れてから蓋をする 形で構成することにより、パッケージ内に空間を確保す る必要があった。SAWフィルタでは櫛形電極が形成さ れている領域の面が空間に接している必要があり、 水晶 振動子では素子を支持するために設けられた素子周辺の 限られた小領域以外の面積全体が空間に接している必要 がある。

【0007】以上のようにそれぞれの素子に求められる パッケージの制約条件が異なるため、別々にパッケージ ングする必要があった。

[0008]

【課題を解決するための手段】前記従来の課題を解決するために、本発明の集積回路は、半導体集積回路チップと、表面に電極を形成した圧電材料チップと、外部接続端子と、体積収縮材料と、封止材料からなり、前記圧電材料チップの表面の一部または全面に前配体積収縮材料の層を形成し、前記半導体集積回路チップおよび前記圧電材料チップの表面に形成された配線パットと前記外部接続端子を電気的に接続し、前記半導体集積回路チップおよび前記圧電材料チップおよび外部接続端子および体積収縮材料を前記封止材料で封止した後に前記体積収縮材料の検育を減少させることにより前配圧電材料チップの表面と前記体積収縮材料の間に真空または気体が封入された空間を形成するものである。

【0009】そして、それぞれのチップを樹脂などの封止材料を用いて一つのパッケージにパッケージングできるため、コストを低減することができる。すなわち樹脂などの封止材料は安価であり、また工程としても低コストで大量生産に向く樹脂成形の手法を用いることができるので、材料コストおよび工程コストが大幅に低減される。

【0010】また、主要回路を全て一つのパッケージ内に構成できるため小型化が可能となる。

[0011]

【発明の実施の形態】請求項1記載の発明は、半導体集 積回路チップと、表面に電極を形成した圧電材料チップ と、外部接続端子と、体積収縮材料と、封止材料からな り、前記圧電材料チップの表面の一部または全面に前記 体積収縮材料の層を形成し、前記半導体集積回路チップ および前記圧電材料チップの表面に形成された配線パッ トと前記外部接続端子を電気的に接続し、前記半導体集 積回路チップおよび前記圧電材料チップおよび外部接続 端子および体積収縮材料を前記封止材料で封止した後に 前記体積収縮材料の体積を減少させることにより前記圧 電材料チップの表面と前記体積収縮材料の間に真空また は気体が封入された空間を形成したものである。

【0012】そして、それぞれのチップを樹脂などの封止材料を用いて一つのパッケージにパッケージングできるためコストを低減することができる。すなわち樹脂などの封止材料は安価であり、また工程としても低コストで大量生産に向く樹脂成形の手法を用いることができるので、材料コストおよび工程コストが大幅に低減される。また、小型化が可能となる。

【0013】また請求項2記載の発明は、圧電材料・チップはSAWフィルタチップおよび/または水晶振動・子チップであり、前記SAWフィルタチップ表面の櫛形・電極が形成された領域および/または前記水晶振動子・チップ表面の振動領域にそれぞれ前記体積収縮材料の層を一形成したものである。

【0014】そして、無線機の主要回路構成である 半導体集積回路、SAWフィルタおよび/または水晶発振子を1つのパッケージにパッケージングできるため、 一つのパッケージで機能する無線機を実現できる。また、 部品点数を大幅に低減できるためコスト面および小型化の面で大きなメリットが得られる。

[0015]

【実施例】以下、図面を参照して本発明の実施例について説明する。

【0016】図1から図4は、本発明による実施例の集積回路の構成を示している。

【0017】図1は後に述べる封止材料による封止工程が行われる前の状態の集積回路を示す構造図である。

【0018】図1において、1はリードフレーム、 2は 半導体集積回路チップ、3はSAWフィルタチップ、4 は水晶振動子チップ、5は体積収縮材料、6は配線パッ ドである。

【0019】図1に示すように、金属板をプレス工工程またはエッチング工程によりパターン抜きして作られしたリードフレーム1上に半導体集積回路チップ2、SAWフィルタチップ3および水晶振動子チップ4が実装されている。半導体集積回路チップ2はシリコン基板で特別されており、SAWフィルタチップ3および水晶振動力子チップ4は圧電材料である水晶基板で構成されている(圧電材料チップ)。

【0020】ここでSAWフィルタチップ3の櫛开ジ電極はチップの1表面の中央付近に形成されており、育力記櫛形電極が形成された領域に重ねて体積収縮材料5の一層が形成されている。また、水晶振動子チップ4の電格返はチ

ップの両面に形成されており、水晶振動子チップ4の両面および側面を覆うように体積収縮材料5の層が形成されている。ただし水晶振動子チップ4を構造的に支持するのに必要な両端あるいは片端の部分は体積収縮材料55の層が形成されていない。ここで体積収縮材料5は主対は材料による封止後に体積が収縮する性質を持ったものである。SAWフィルタチップ3の体積収縮材料5の層は水晶ウエハの段階で表面に電極パターンを形成した後に形成され、その後、水晶ウエハを個片に切断してSAWフィルタチップ3が製作される。また、水晶振動子・チップ4の体積収縮材料5の層は水晶チップの個片の研磨が完了し、電極を形成した後に形成される。

【0021】また、リードフレーム1は後に述べる。最終 工程において周辺部分が切り落とされ、残された部分が 外部接続端子となるものである。

【0022】次に半導体集積回路チップ2、SAWフィルタチップ3および水晶振動子チップ4の表面上に予め形成された各配線パッド6とリードフレーム1の外部接続端子となる部分がそれぞれ金属製のワイヤーで電気的に接続される。この工程は半導体集積回路をリードフレームに配線する一般的な工程と同じである。

【0023】次に全体を樹脂から成る對止材料で封止する。

【0024】図2は封止工程が完了し、リードフレーム 1の周辺部分を切り落として完成品となった状態の集積 回路の外観図である。図2において7は封止材料、 8は 外部接続端子である。また図1と同じ構成要素に同じ番 号を付けて示した。

【0025】半導体集積回路チップ2、SAWフィルタチップ3および水晶振動子チップ4は封止工程により封止材料7の中に内蔵されている。この封止工程と同時または封止工程の後に前配体積収縮材料5の体積の収縮が行われる。本実施例では体積収縮材料5として高温時に体積が膨張する熱膨張性材料を用いている。そして高温下において封止材料7による封止工程を行い、その後に常温まで冷却することによりSAWフィルタチップ3および水晶振動子チップ4の表面に空間が形成される。

【0026】図3は図2におけるA-A'線の位置での 断面図である。尚、半導体集積回路チップ2およびSA Wフィルタチップ3付近を拡大して描いている。

【0027】図3において9は空間である。また図1および図2と同じ構成要素に同じ番号を付けて示した。半導体集積回路チップ2には体積収縮材料を形成しなかったのでチップ表面に空間はない。そしてSAWフィルタチップ3の表面には体積収縮材料5の層を形成し、封止材料7による封止工程のあと冷却して体積収縮材料5の体積を減少させたために空間9が形成されている。空間9があるためSAWフィルタチップ表面の弾性表面波は封止材料によって減衰されるなどの悪影響を受けることがない。

【0028】図4は図2におけるB-B'線の位置での 断面図である。尚、水晶振動子チップ4付近を拡大して 描いている。図1から図3と同じ構成要素に同じ番号を 付けて示した。

【0029】 水晶振動子チップ4の両面に体積収縮材料5を形成したのでチップの両面ともに空間9が形成されている。空間9があるため水晶振動子チップ4の振動が封止材料7によって減衰されるなどの悪影響を受けることがない。

【0030】以上のような構成とすることによって、 半 導体集積回路チップ2、SAWフィルタチップ3 お よび 水晶振動子チップ4を一つのパッケージとして封止材料 で封止する事ができる。

【0031】このように無線機の回路の主要構成要素である上記3部品を一つのパッケージに内蔵できるので無線機を大幅に小型化できるというメリットが得られる。また、樹脂からなる封止材料による封止は材料面でもまた工程面でも大変一般的に用いられており、安価に実現することができる。

【0032】尚、本実施例では体積収縮材料5として熟 膨張性材料を用いたが、これとは違った性質の材料を用 いることができる。

【0033】すなわち、体積収縮材料5として体積収縮材料層は加熱後に冷却すると体積が減少する熱反応性材料を用いることができる。体積収縮材料の体積を減少させる操作は、例えば機能チップおよび体積収縮材料を封止材料で封止するときの加熱操作の後または封止材料によって封止してから加熱する操作の後に冷却することにより行われるものである。そして、パッケージ内に空間を確保する操作は加熱および冷却という簡単な方法によるため、容易にそして安価にパッケージを形成することができるというメリットがある。

【0034】また、体積収縮材料5として電磁波の照射により体積が減少する電磁波反応性材料を用いることができる。電磁波反応性材料は特定周波数の電磁波の照射を受けるとそのエネルギーを吸収して高温となる材料であり、更に高温になることによって体積が収縮する性質を持っている。電磁波反応性材料を用いれば、電磁波により体積収縮材料を選択的に加熱または反応させて体積の収縮を行うことが出来るため、封止材料または機能チップへの熱的なダメージが小さく、また高エネルギーの電磁波を用いることができるため収縮操作を短時間で行うことができるというメリットがある。

【0035】また、体積収縮材料5として特定周波数の電磁波の照射を受けると分子構造が変化するなどして体積が減少する性質を持った電磁波反応性材料を用いることができる。この場合には機能チップや封止材料が高温になることがないため更にダメージを小さくすることができる。

【0036】また、体積収縮材料5として封止材料に含

まれる化学物質と反応することにより体積が減少する化学反応性材料を用いることができる。この場合は、 封止材料による封止の操作によって化学反応が生じ収縮が始まるため、加熱などが不要であることがメリットである。また、特定の領域にのみ化学物質を配置することが可能であるので、局所的あるいは複雑な形で体積収縮材料の体積収縮を行うことが可能となる。

【0037】また、本実施例ではリードフレームに各チップを実装する形態としたが、絶縁基板上に外部接続端子やワイヤを接続する電極などを形成したベース基板上に各チップを実装し、全体を封止材料で封止する構成としてもよい。

【0038】また、リードフレームやベース基板などを 用いずに外部接続端子と各チップを直接接続する構成と してもよい

【0039】また、半導体集積回路チップに直接FE電材料チップを実装する構成してから全体を封止材料で封止する構成とすることができる。

【0040】また、半導体集積回路チップの配線パッド を外部接続端子として用いる構成としても良い。

【0041】また、SAWフィルタチップおよび水晶振動子チップを用いたが、SAW共振器チップ、水晶フィルタチップ、セラミックフィルタチップなど任意の圧電性材料を用いて構成してもよい。また、半導体集積回路チップに加えて誘電体フィルタチップなどの誘電体部品を一緒に封入してもよい。上記のような各種チップを一緒に封入することにより様々な機能をもった集積回路を実現することが可能となる。

[0042]

【発明の効果】以上の説明から明らかなように本発明の 集積回路によれば、それぞれのチップを樹脂などの封止 材料を用いて一つのパッケージにパッケージングできる ため、コストを低減できるという効果がある。また、小 型化できるという効果がある。

【図面の簡単な説明】

【図1】本発明の実施例1における集積回路の封止工程 が行われる前の構造図

【図2】本発明の実施例1における集積回路の完成品の の組図

【図3】図2のA-A'線の位置での断面図

【図4】図2のB-B、線の位置での断面図

【図 5】従来の集積回路の外観図

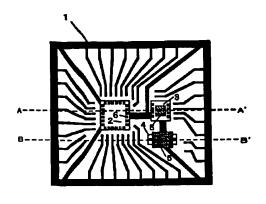
【符号の説明】

- 1 リードフレーム
- 2 半導体集積回路チップ
- 3 SAWフィルタチップ (圧電材料チップ)
- 4 水晶振動子チップ (圧電材料チップ)
- 5 体積収縮材料
- 6 配線パッド
- 7 封止材料

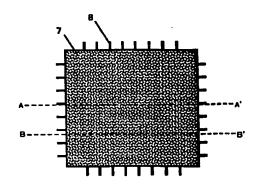
8 外部接続端子

9 空間

【図1】



【図2】

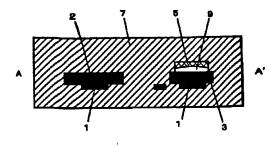


- 1 リードフレーム(外部接続端子)
- 2 半導体集積回路デップ
- 3 SAWフィルタテップ
- 4 水晶振動子チップ
- 5 体積収離材料
- 6 記録パッド

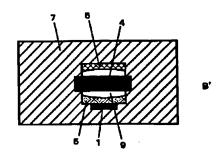
7 對止材料

8 外部技能增于

【図3】

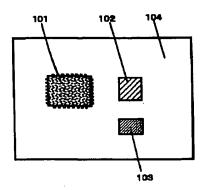


【図4】



- 1 リードフレーム
- 2 半導体集積回路チップ
- 3 SAWフィルタテップ
- 5 体積収縮材料
- 7 對止材料
- 9 空間

- 1 リードフレーム
- 4 水晶振路子テップ
- 5 体積収離材料局
- 7 對土材料
- 9 空雨



101 半導体無限回路

102 SAW741/3

103 水晶振動子

104 プリント基板

フロントページの続き

(51) Int. Cl. 7

識別記号

FΙ

テーマコード(参考)

H03H 9/25

Fターム(参考) 4M109 AA02 BA01 CA21 DB15 EA20

GA02 GA10

5F061 AA02 BA01 CA21 CB12 CB13

DE03 FA02 FA06

5J097 AA30 EE05 JJ04 KK10 LLO2

LL08